



Студијски програм: Основне академске студије информатике			
Назив предмета: ПРОЈЕКТОВАЊЕ VLSI СИСТЕМА			
Статус предмета: Изборни на сва три модула основних академских студија информатике			
Број ЕСПБ: 7			
Услов: Уписан одговарајући семестар			
Циљ предмета Упознавање студената са принципима пројектовања рачунарских VLSI система. Упознавање са језицима за опис хардвера, VHDL и VERILOG.			
Исход предмета Очекује се да ће студенти развити способност да самостално дизајнирају рачунарске VLSI системе. 1. осмисле и дизајнирају потребни хардвер за задати проблем 2. да у VHDL и VERILOG језику за описивање хардвера реализују рачунарски VLSI систем.			
Садржај предмета <i>Теоријска настава</i> Пројектовање рачунарских VLSI система помоћу језика за опис хардвера: VHDL и VERILOG. Принципи дизајна RISC процесора на примеру пројектовања једног RISC процесора: фазе пројектовања, процес одлучивања. Префабрикационо и постфабрикационо тестирање компонената. <i>Практична настава</i> Експерименталне вежбе: Xilinx ISE Design suite, Digilent Nexys 2 Spartan 3E Приказ низа решених задатака. Примери дизајна ресурса процесора и интерконегија. Дизајн, симулација и синтеза малог али функционалног процесора у FPGA технологији.			
Литература 1. В. Милутиновић, <i>SURVIVING THE DESIGN OF a 200MHz MICROPROCESSOR</i> , IEEE Computer Society Press, USA, 1997, ISBN 978-0818673436 2. М. Петровић, А. Смиљанић, <i>Програмирање Алтериних FPGA чипова</i> , Академска Мисао, Београд, 2008, ISBN 978-86-7466-311-0 3. А. Предраг, <i>Увод у пројектовање VLSI кола</i> , Београд, Наука, 1995. 4. О. Mencer, <i>Dataflow Programming with MaxCompiler</i> , Maxeler Technologies, Version 2012.1, 2012. 5. P. Ashenden, <i>The Designer's Guide to VHDL, 3rd Edition</i> , Morgan Kaufmann, 2008, ISBN 978-0120887859 6. K. Coffman, <i>Real World FPGA Design with VERILOG</i> , Prentice-Hall, 1999, ISBN 978-0130998514			
Број часова активне наставе	Теоријска настава:	2	Практична настава: 2
Методе извођења наставе Предавања се изводе методом "ex cathedra" презентацијом наставних садржаја. Проблемски-оријентисана и практична настава. Вежбе се реализује методом "case" са интерактивним учешћем студената и обухвата самостални развој и дизајнирање рачунарских VLSI система.			
Оцена знања (максимални број поена 100)			
Предиспитне обавезе	50 поена	Завршни испит	50 поена
активност у току предавања	4	писмени испит	50
колоквијум-и	23+23		