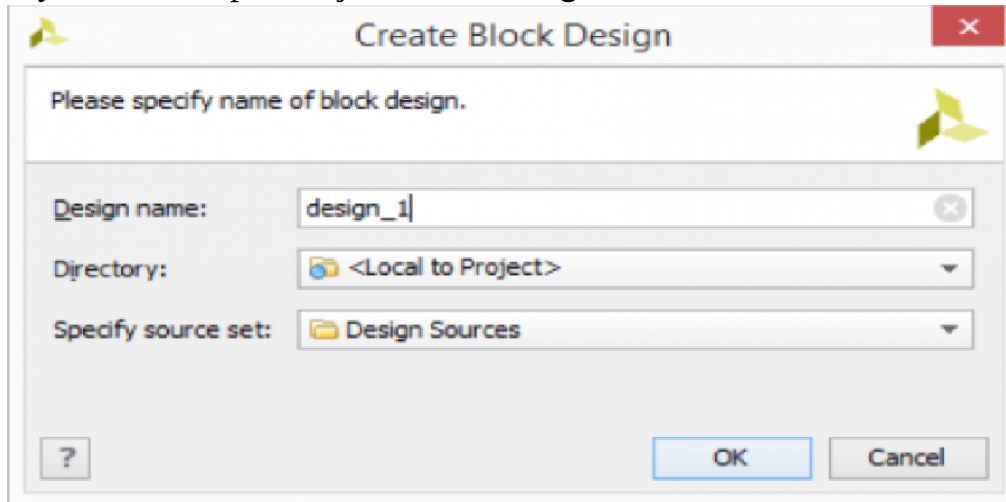


Kreiranje dijagrama

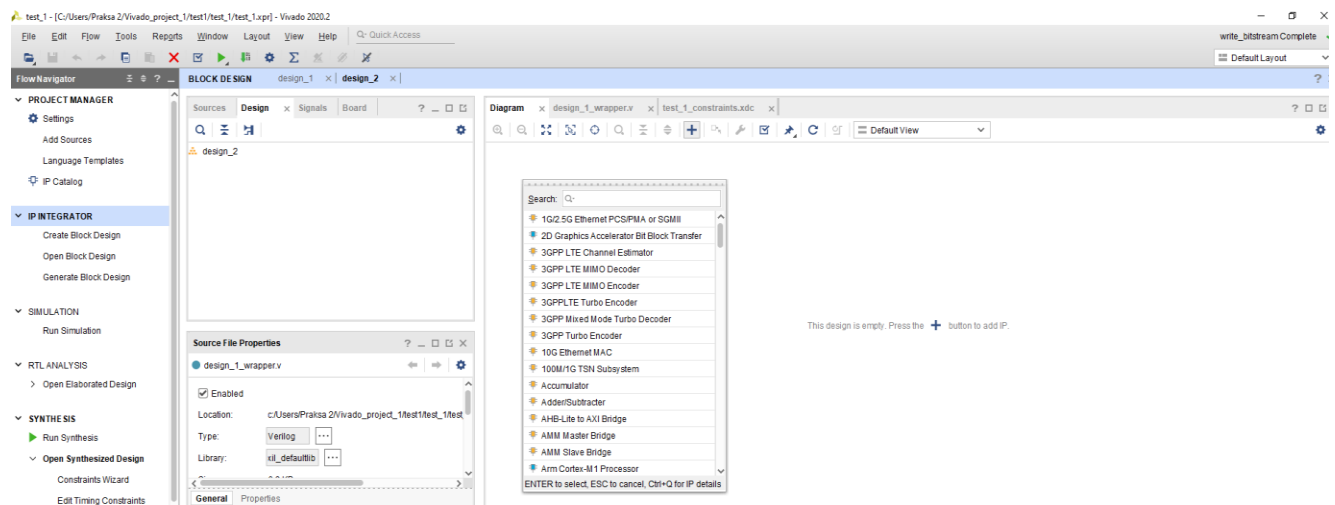
Iz Flow Navigator-a na desnoj strani prozora otvoriti IP Integrator. Proširite karticu IP Integrator i izaberite Create Block Design.

Zadaje se naziv projekta, može da se ostavi kao <Local to Project>. Uverite se da je „Specify source set“ postavljeno na „Design Sources“.



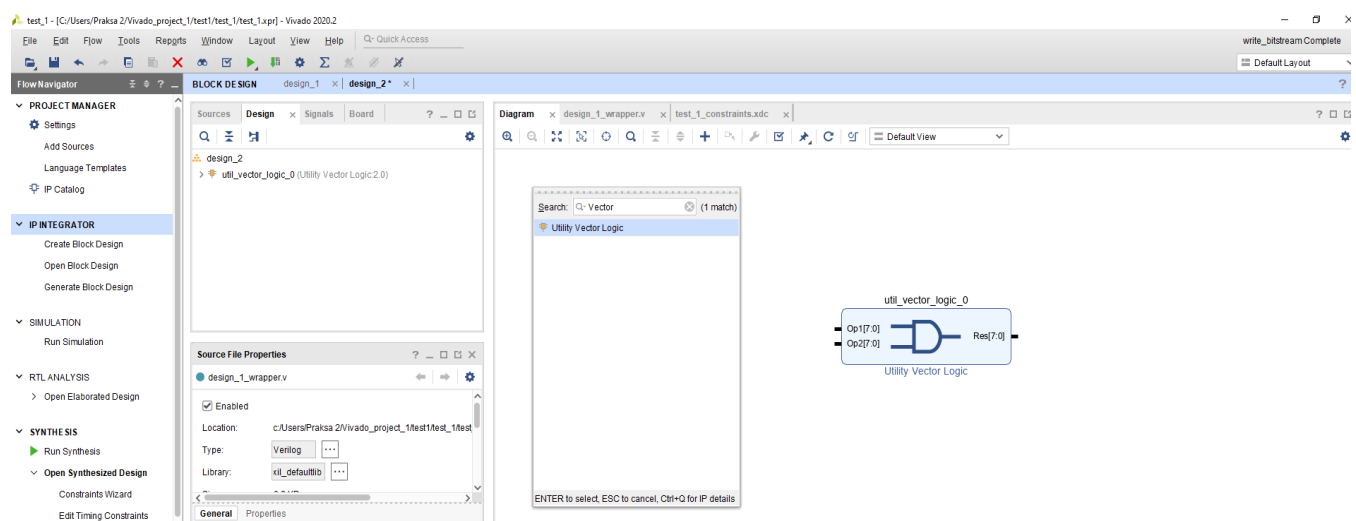
Slika 34. Create Block Design

Otvora se novi task sa mogućnošću dodavanja željenih komponenti klikom na ikonicu +.



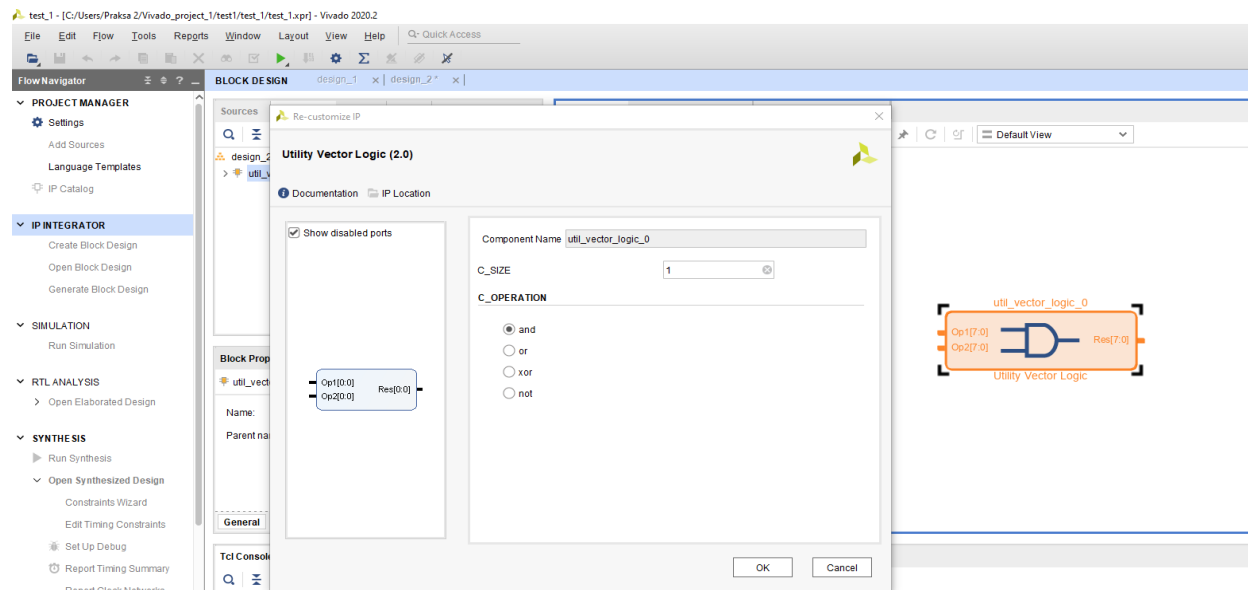
Slika . Izbor komponente

Ako želimo da biramo logičke funkcije u pretrazi kucamo utility vector logic. Duplim klikom potvrđujemo izabranu komponentu.



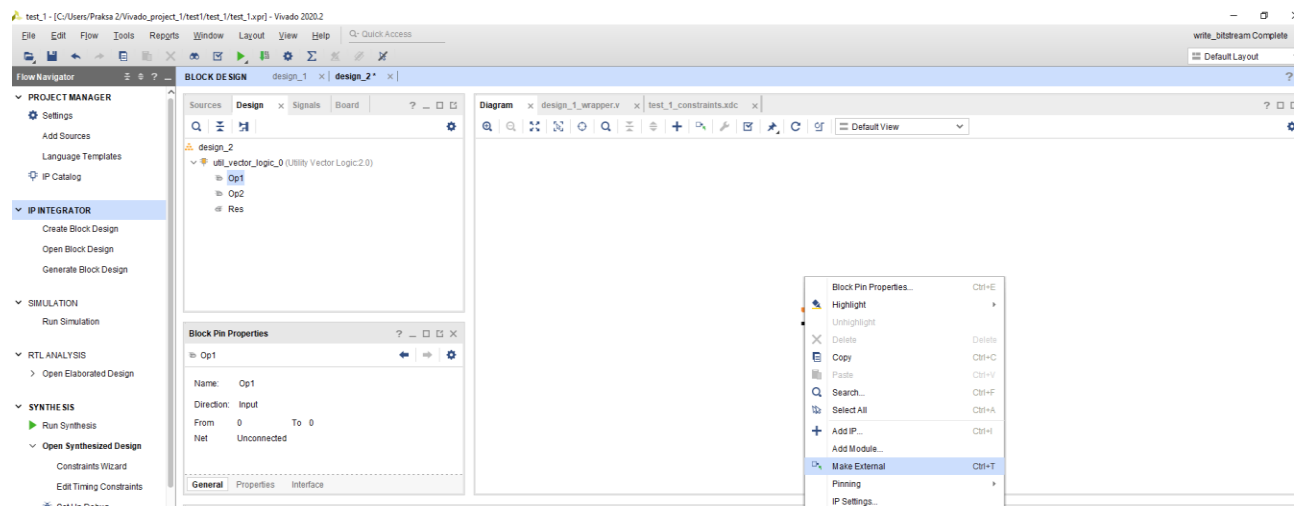
Slika . Utility Vector Logic

Na samoj komponenti duplim klikom ulazimo u podešavanje iste.



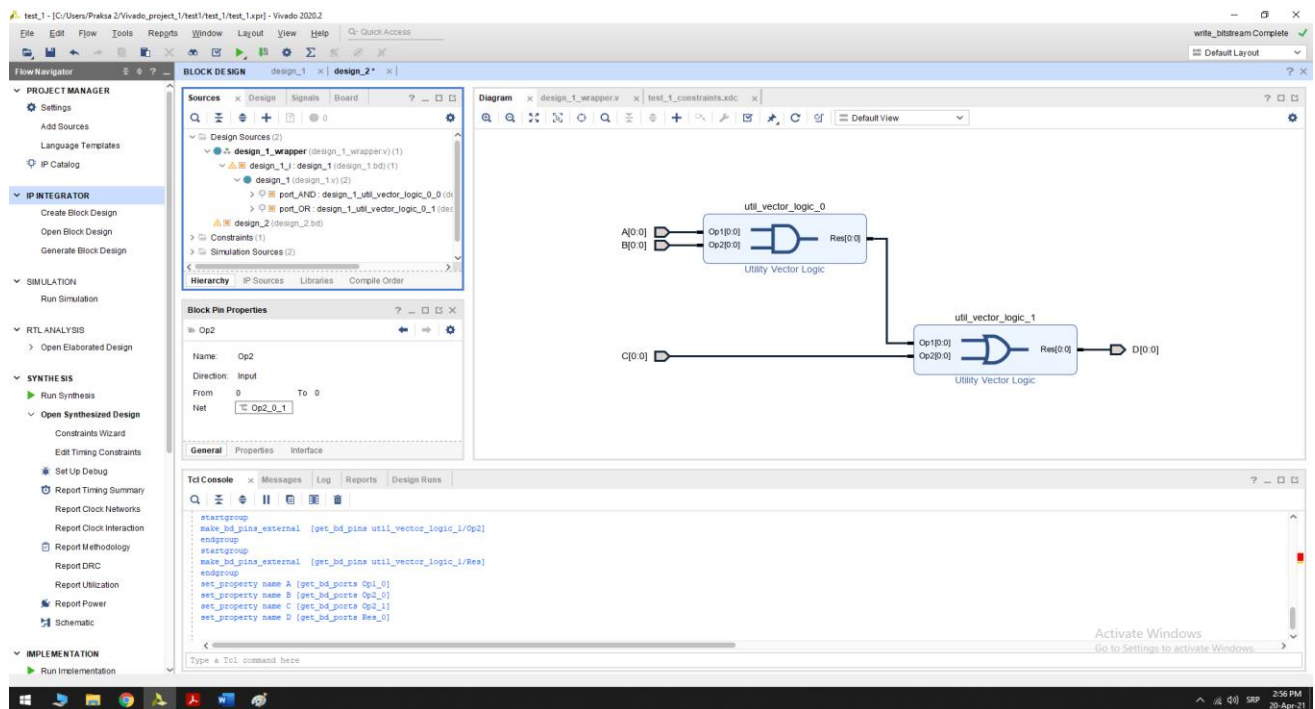
Slika . Podešavanje logičkih kola

Na samoj logičkoj komponenti desnim klikom na nožicu pina otvara se padajući meni gde se bira Make Connection za kreiranje ulazno/izlaznih pinova.



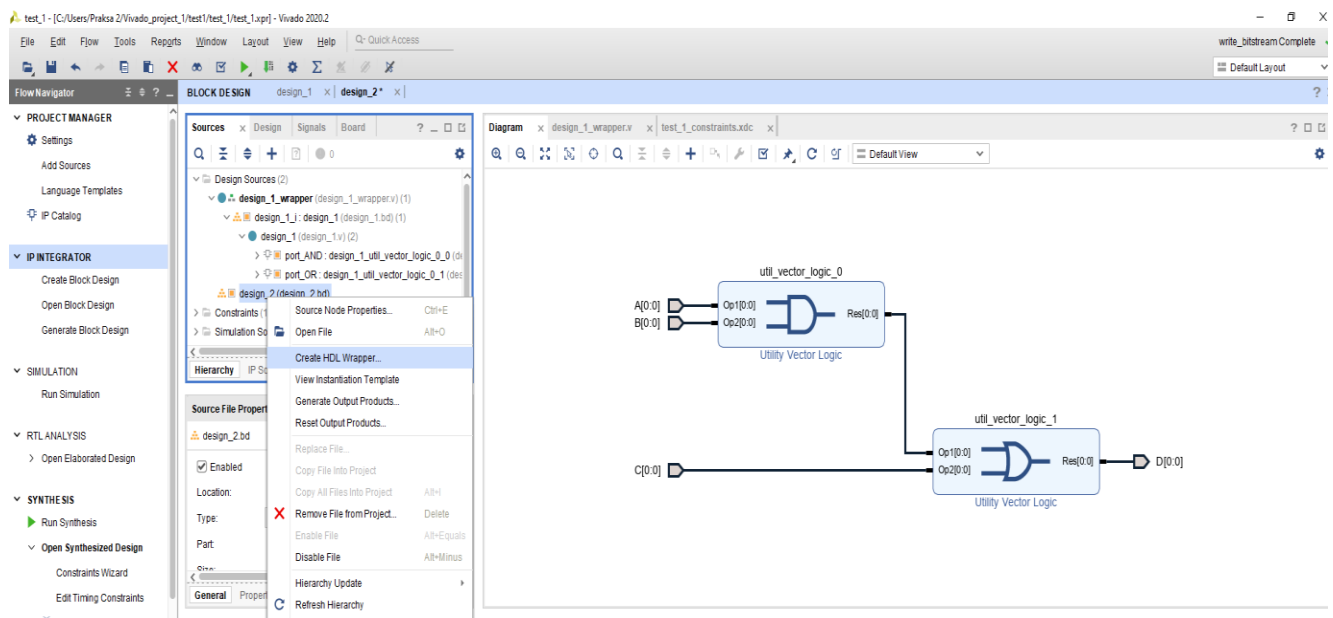
Slika. Make Connection

Dodeljuju se nazivi pinova i povezuju sa drugom logičkom komponentom koju napravimo istim postupkom.



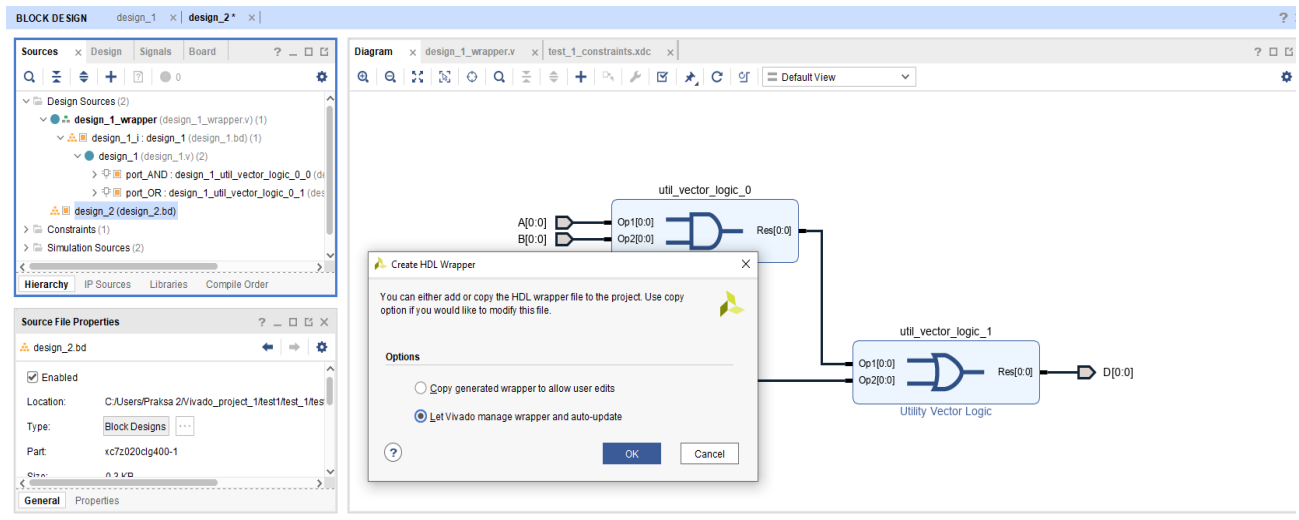
Slika 39. Izgled Block Design sa povezanim komponentama

Desnim klikom na ime našeg Block Design biramo Create HDL Wrapper da bi nam se izgenerisao kod.



Slika . Create HDL Wrapper

Biramo „Let Vivado manager wrapper and auto-update“.



Slika . Potvrda pravljena HDL Wrapper